

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-086162

(43)Date of publication of application : 31.03.1995

(51)Int.Cl.

H01L 21/203

C23C 16/44

H01L 21/205

H01L 21/363

(21)Application number : 05-227196

(71)Applicant : HITACHI LTD

(22)Date of filing : 13.09.1993

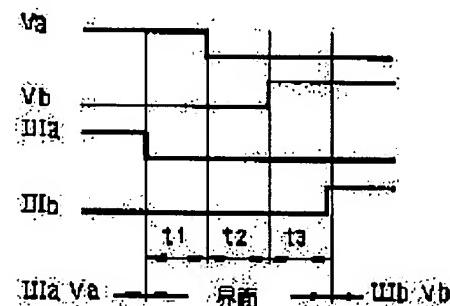
(72)Inventor : KASHIMA HIDEO
BUSSHU TERUO
HOSOMI KAZUHIKO
SATO HIROMI
OUCHI KIYOSHI

(54) METHOD AND EQUIPMENT FOR GROWING HETERO STRUCTURE THIN FILM

(57)Abstract:

PURPOSE: To obtain a extremely steep high quality hetero structure thin film having a desired compositional ratio by interrupting the introduction of material gas for a predetermined time after growing a first semiconductor thin film on a substrate and then introducing the material gas of second semiconductor thin film onto the substrate thereby depositing a film.

CONSTITUTION: At first, supply of group IIIa material to a substrate is interrupted to terminate the growth of IIIaVa thin films. In this regard, supply of group Va material is sustained for a time t1. Supply of group Va material to the substrate is then stopped followed by interruption of the supply of any thin film material to the substrate for a time t2 During the time interval t1, aforementioned state is sustained and the supply of IIIbVb thin film material, i.e., one of group Vb or group IIIb material, is resumed and upon elapse of a time t3, supply of the other material is started or both materials are supplied simultaneously thus starting growth of IIIbVb thin film. The time interval for interrupting materia 1 gas supply is set equal to the time required for depositing a single molecule layer of group V or III element on the substrate.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-86162

(43)公開日 平成7年(1995)3月31日

(51)Int.Cl.⁶
H 01 L 21/203
C 23 C 16/44
H 01 L 21/205
21/363

識別記号 室内整理番号
M 8122-4M
8122-4M

F I

技術表示箇所

審査請求 未請求 請求項の数10 O.L (全8頁)

(21)出願番号 特願平5-227196

(22)出願日 平成5年(1993)9月13日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 鹿島 秀夫

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 物集 照夫

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72)発明者 細見 和彦

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(74)代理人 弁理士 中村 純之助

最終頁に続く

(54)【発明の名称】 ヘテロ構造薄膜の成長方法およびその装置

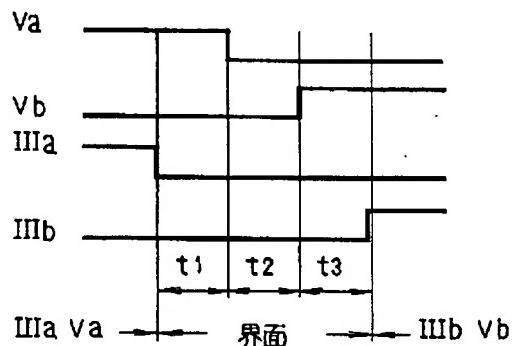
(57)【要約】

【目的】 HBTなどの超格子デバイスに不可欠な、極めて急峻で良品質の界面を有するヘテロ構造薄膜の成長方法およびその装置を提供する。

【構成】 2種の半導体薄膜からなるヘテロ構造薄膜の成長の際に、一方の薄膜の成長後、基板への薄膜原料の供給を、所定の時間中断する工程を1回以上含み、この後に、他方の薄膜原料の供給を行い、ヘテロ構造薄膜の成長を行う方法。および、基板への薄膜原料の供給を所定の時間中断する基板シャッタを設けたヘテロ構造薄膜の成長装置。

【効果】 ヘテロ界面での原料の急峻な切換えが可能となるため、界面での原料の混在に起因した異常な組成を持つ薄膜の成長がなく、超格子デバイスに最適な急峻で良品質のヘテロ構造薄膜を容易に作製することができる。

図1



【特許請求の範囲】

【請求項1】真空雰囲気中に保持された基板上に、所望する薄膜の構成成分または薄膜の構成成分を含む原料ガスを、原料供給セルを介して導入し、気相反応によって所望のヘテロ構造薄膜を形成する方法であって、元素の周期表のII-VI族半導体薄膜またはIII-V族半導体薄膜もしくはその両方の半導体薄膜のうちから選択される2種以上の異なる半導体薄膜により構成されるヘテロ構造薄膜の成長方法において、上記基板上に第1の半導体薄膜を成長した後、該第1の半導体薄膜を構成するV族元素またはVI族元素を1分子層以上堆積させる工程と、上記基板への一切の薄膜の構成成分、または薄膜の構成成分を含む原料ガスの導入を、所定時間中断する工程を少なくとも1回以上含み、その後に、上記ヘテロ構造薄膜を形成する第2の半導体薄膜の構成成分、または構成成分を含む原料ガスを上記基板上に導入して成膜する工程を少なくとも含むことを特徴とするヘテロ構造薄膜の成長方法。

【請求項2】請求項1において、基板への一切の上記薄膜の構成成分、または薄膜の構成成分を含む原料ガスの導入を中断する所定時間は、上記基板に堆積したV族元素またはVI族元素の表面被覆層が1分子層となるに要する上記基板からの脱離時間であることを特徴とするヘテロ構造薄膜の成長方法。

【請求項3】請求項1または請求項2記載のヘテロ構造薄膜の成長方法において、上記基板への一切の薄膜の構成成分、または構成成分を含む原料ガスの導入を所定時間中断した後、上記ヘテロ構造薄膜を形成する第2の半導体薄膜の構成成分であるIII族成分またはII族成分、もしくはIII族成分またはII族成分を含む原料ガスを上記基板上に所定量導入し、ついで上記第2の半導体薄膜の構成成分、または構成成分を含む原料ガスを、上記基板上に導入することを特徴とするヘテロ構造薄膜の成長方法。

【請求項4】請求項1ないし請求項3のいずれか1項において、ヘテロ構造薄膜を形成する第2の半導体薄膜の構成成分であるIII族成分またはII族成分、もしくはIII族成分またはII族成分を含む原料ガスの基板上への導入量は、上記III族元素またはII族元素が上記基板上に1分子層を形成するに要する量の整数倍とすることを特徴とするヘテロ構造薄膜の成長方法。

【請求項5】請求項1ないし請求項4のいずれか1項において、成長するヘテロ構造薄膜は、ヘテロバイポーラトランジスタにおけるベースとエミッタもしくはコレクタとベースであることを特徴とするヘテロ構造薄膜の成長方法。

【請求項6】請求項1ないし請求項5のいずれか1項において、薄膜の構成成分、または構成成分を含む原料ガスは、II、III、IV、V、VI族の元素のうちから選択される少なくとも2種以上の元素を含む原料ガスである

ことを特徴とするヘテロ構造薄膜の成長方法。

【請求項7】請求項1ないし請求項6のいずれか1項において、薄膜の構成成分、または構成成分を含む原料ガスは、アルシンおよびホスフィンであることを特徴とするヘテロ構造薄膜の成長方法。

【請求項8】請求項1ないし請求項7のいずれか1項において、ヘテロ構造薄膜を構成する2種以上の異なる半導体薄膜は、InP、InGaAs、GaAs、InGaP、GaSb、InGaAsP、InAs、GaP、ZnS、ZnSSe、ZnSe、ZnCdSeのうちから選択される2種以上の組合せにより構成されることを特徴とするヘテロ構造薄膜の成長方法。

【請求項9】真空雰囲気に保持された薄膜成長容器内に所定の基板を配設し、該基板を任意の温度に加熱制御する加熱手段と、上記基板と対向する位置に、所望する薄膜の構成成分、または薄膜の構成成分を含む原料ガスを導入する各々の原料供給セルを設け、上記原料供給セルには、各々のセル専用のシャッタを少なくとも1個以上備えたヘテロ構造薄膜の成長装置において、上記基板と上記原料供給セルとの間に、上記各セルから上記基板上に導入する薄膜の構成成分、または薄膜の構成成分を含む原料ガスの1部もしくは全部を、設定の任意の時間自在に遮断し得る構造のシャッタを少なくとも1個以上配設したことを特徴とするヘテロ構造薄膜の成長装置。

【請求項10】請求項9において、基板と上記原料供給セルとの間に、上記各セルから上記基板上に導入する薄膜の構成成分、または薄膜の構成成分を含む原料ガスの1部もしくは全部を、設定の任意の時間遮断し得る構造のシャッタを用い、請求項1ないし請求項8のいずれか1項記載のヘテロ構造薄膜の成長方法に基づいて薄膜の成長を行う手段を備えたことを特徴とするヘテロ構造薄膜の成長装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は化合物半導体薄膜の結晶成長方法およびその装置に係り、特に良品質で急峻なヘテロ界面を有する化合物半導体ヘテロ構造薄膜の成長方法およびそれを実施する装置に関する。

【0002】

【従来の技術】従来の薄膜原料としてガスを用いた半導体薄膜成長技術であるガスソース分子線エピタキシ法(Gas Source Molecular Beam Epitaxy, 以下GSMBEと省略する)としては、例えば特開昭57-30322号公報または特開昭61-222112号公報等に記載されている化合物半導体薄膜の形成方法が挙げられる。図9は、GSMBE装置の構成の一例を示す模式図である。以下、元素の周期表III-V族化合物半導体薄膜の成長を例に採って説明する。薄膜を成長させる基板24は、真空雰囲気に保持された成長容器9内に載置され、基板熱源8により任意の温度に加熱される。一方、III族の薄膜原料

である固体IIIa22、固体IIIb23は、一般に用いられている固体ソース分子線セル4、5内に充填して、任意の温度に加熱、蒸発した後、基板24上に供給される。V族の薄膜原料となるガス状のVa25、Vb26は、それぞれのボンベ20、21に充填され、バルブ1a、バルブ2aを介して同一のクラッキングセル3に導入され、任意の温度に加熱し分解した後、基板24に供給される。各々の固体ソース分子線セル4、5およびクラッキングセル3には、シャッタ3a、4a、5aが、それぞれ具備されている。ところで、例えばIII-V族化合物半導体薄膜において、2種以上のV族の異なる半導体薄膜であるIIIaVaとIIIbVbから構成されるヘテロ構造薄膜を成長する場合に、そのヘテロ界面において、基板24に供給するIII族とV族原料の切換え工程が必要となる。従来のGSMBE装置におけるヘテロ界面における原料の切換えは、以下の工程で行われていた。まず、IIIaVa薄膜をバルブ1a、シャッタ3a、4aを開け、IIIa族とVa族原料を、同時に基板24に供給し、所定時間、通常のMBE成長を行う。この後、シャッタ4aを閉じて、IIIaの供給を停止し、IIIaVa薄膜の成長を終了する。この時、蒸気圧が高く、付着効率が低いV族原料であるVb族原料は、基板24への供給を継続する。ついで、バルブ1aを閉め、バルブ2aを開けて、クラッキングセル3に導入する原料を、VaからVbに切換える。この間、V族原料は、基板24への供給を継続している。この後、シャッタ5aを開け、IIIbVb薄膜の成長を開始する。

【0003】

【発明が解決しようとする課題】しかしながら、従来はヘテロ界面におけるV族原料の切換えを、基板に原料を供給しながら行っていたため、基板上にVa原料とVb原料が一時的に混在することになり、このため形成される薄膜のヘテロ界面近傍において、局所的にIII族とV族の組成比が所望の組成比と異なる薄膜、例えばIIIaVaVb、IIIaVb、IIIaIIIbVaVbなどのIIIa族、Va族とIIIb族、Vb族等の薄膜原料が混合した薄膜が形成され、ヘテロ界面の急峻性が低下し、品質が劣化するという問題が生じる。図10に、従来法で成長させたIII-V族化合物半導体薄膜であるInGaAsとInPからなるヘテロ構造薄膜を、InPのみを塩酸系エッチャントを用いて選択除去した後、InGaAs界面の元素をオージェ電子分光法で測定した結果を示す。In、Ga、AsのほかにPの存在を示すオージェスペクトルが明瞭に現われており、界面にPを含む薄膜が成長していることが推察される。図11は、上記と同様の従来法で成長させたInGaAsとInPからなるヘテロ構造薄膜を、2結晶X線回折法で測定した結果を示す。InP基板からのX線回折スペクトルと比較し、InGaAsからのX線回折スペクトルは非常に微弱で、かつ半値幅が非常に広いブロードなスペクトルが得

られている。図12は、従来法で成長させた量子井戸幅が25ÅのInGaAs/InP量子井戸を、液体窒素温度に冷却して、フォトルミネッセンス法で測定した結果を示す。得られたフォトルミネッセンススペクトルは、半値幅が広く非常にブロードなスペクトルとなっている。以上の結果から、従来技術で成長させたInGaAsとInPヘテロ構造薄膜は、その界面において結晶性が悪く、組成も急峻に変化していないことを示している。以上説明したように、ヘテロ界面においてIII族とV族の組成比が急峻に変化せず、局所的に所望の組成比と異なる薄膜が形成された場合は、ヘテロ界面における歪の発生ならびにエネルギー-band構造の制御が不可能となるなどによって、電子デバイス、光デバイスの結晶欠陥および性能特性に多大の影響を及ぼすことは言うまでもない。その中でも、特にヘテロバイポーラトランジスタ（以下HBTと省略する）においては、電流利得、動作速度等のデバイス特性を著しく劣化させる一因となる。また、上記の説明では、特にInGaAsとInPからなるヘテロ構造薄膜の成長についてのみ触れているが、同様の問題は、例えばInGaPとGaAs、ZnSとZnSeなどの他の材料系のヘテロ構造薄膜の成長の際ににおいても生じる。

【0004】本発明の目的は、上記従来技術における問題点を解消するものであり、特に急峻なヘテロ界面が要求されるHBTなどの超格子デバイスの成長方法において、極めて急峻で良品質のヘテロ界面を有するヘテロ構造薄膜の成長方法およびそれを実施する装置を提供することにある。

【0005】

【課題を解決するための手段】上記本発明の目的を達成するために、本発明のヘテロ構造薄膜の成長方法は、本発明の成長方法の原理である、例えば図1に示す薄膜成長の工程を用いるものである。まず、基板へのIIIa族原料の供給を停止し、IIIaVa薄膜の成長を終了する。この時、Va族原料の供給はt₁時間継続する。ついで、Vb族原料の基板への供給を停止し、基板への一切の薄膜原料の供給をt₂時間中断する。t₂時間の間、上記の状態を維持した後、IIIbVb薄膜原料であるVb族原料またはIIIb族原料の一方の原料の供給を、まず再開し、t₃時間後、他方の原料の供給を開始するか、もしくはその両方を同時に供給し、IIIbVb薄膜の成長を開始する。なお、上記図1では、Vb族の原料の供給をまず再開し、t₃時間後に、IIIb族の原料の供給を開始するシーケンス図を示している。本発明のヘテロ構造薄膜の成長方法は、真空雰囲気中に保持された基板上に、所望する薄膜の構成成分、または薄膜の構成成分を含む原料ガスを、原料供給セルを介して導入し、気相反応により所望のヘテロ構造薄膜を形成する方法であって、元素の周期表のII-VI族半導体薄膜またはIII-V族半導体薄膜もしくはその両方の半導体薄膜のうちか

ら選択される2種以上の異なる半導体薄膜により構成されるヘテロ構造薄膜の成長方法において、上記基板上に、第1の半導体薄膜を成長した後、該第1の半導体薄膜を構成するV族元素またはVI族元素を1分子層以上堆積させる工程と、上記基板への一切の薄膜の構成成分、または薄膜の構成成分を含む原料ガスの導入を、所定時間中断する工程を少なくとも1回以上含み、その後に、上記ヘテロ構造薄膜を形成する第2の半導体薄膜の構成成分、または構成成分を含む原料ガスを上記基板上に導入し成膜する工程を少なくとも含むヘテロ構造薄膜の成長方法である。そして、上記の基板への一切の上記薄膜の構成成分、または薄膜の構成成分を含む原料ガスの導入を中断する所定時間は、上記基板に堆積したV族元素またはVI族元素の表面被覆層が1分子層となるに要する上記基板からの脱離時間とするものである。また、本発明のヘテロ構造薄膜の成長方法において、上記基板への一切の上記薄膜の構成成分、または構成成分を含む原料ガスの導入を所定時間中断した後、上記ヘテロ構造薄膜を形成する第2の半導体薄膜の構成成分であるIII族成分またはII族成分、もしくはIII族成分またはII族成分を含む原料ガスを、上記基板上に所定量導入し、ついで上記第2の半導体薄膜の構成成分、または構成成分を含む原料ガスを、上記基板上に導入するヘテロ構造薄膜の成長方法である。そして、ヘテロ構造薄膜を形成する第2の半導体薄膜の構成成分であるIII族成分またはII族成分、もしくはIII族成分またはII族成分を含む原料ガスの基板上への導入量は、上記III族元素またはII族元素が上記基板上に1分子層を形成するに要する量の整数倍とするヘテロ構造薄膜の成長方法である。また、成長するヘテロ構造薄膜は、ヘテロバイポーラトランジスタにおけるベースとエミッタもしくはコレクタとベースであるヘテロ構造薄膜の成長方法であり、薄膜の構成成分、または構成成分を含む原料ガスは、II、II-I、IV、V、VI族の元素のうちから選ばれる少なくとも2種以上の元素を含む原料ガスを用いるヘテロ構造薄膜の成長方法である。さらに、薄膜の構成成分、または構成成分を含む原料ガスは、アルシンおよびホスフィンとするヘテロ構造薄膜の成長方法である。また、ヘテロ構造薄膜を構成する2種以上の異なる半導体薄膜は、InP、InGaAs、GaAs、InGaP、GaSb、InGaAsP、InAs、GaP、ZnS、ZnSSe、ZnSe、ZnCdSeのうちから選択される2つ以上の組合せにより構成されるヘテロ構造薄膜の成長方法である。そして、本発明のヘテロ構造薄膜の成長装置は、真空雰囲気に保持された薄膜成長容器内に所定の基板を配設し、該基板を任意の温度に加熱制御する加熱手段と、上記基板と対向する位置に、所望する薄膜の構成成分、または薄膜の構成成分を含む原料ガスを導入する各々の原料供給セルを設け、上記原料供給セルには、各々のセル専用のシャッタを少なくとも1個以上有

するヘテロ構造薄膜の成長装置において、上記基板と上記原料供給セルとの間に、上記各セルから上記基板に導入される薄膜の構成成分、または薄膜の構成成分を含む原料ガスの1部もしくは全部を、設定の任意の時間自在に遮断し得る構造のシャッタを少なくとも1個以上配設したヘテロ構造薄膜の成長装置とするものである。そして、上記のヘテロ構造薄膜の成長装置は、基板と上記原料供給セルとの間に、上記各セルから上記基板に導入される薄膜の構成成分、または薄膜の構成成分を含む原料ガスの1部もしくは全部を、設定の任意の時間遮断し得る構造のシャッタを用い、上述した本発明のヘテロ構造薄膜の成長方法に基づいて薄膜の成長を行う手段を備えたヘテロ構造薄膜の成長装置である。

【0006】

【作用】 IIIaVa薄膜の成長終了後、 t_1 時間Va族原料の供給を継続することで、基板表面には1分子層以上のVa族元素で完全に覆われる。この後、Va族原料の供給を停止し、基板への一切の薄膜原料の供給を t_2 時間一時中断する。この時、同時にクラッキングセルへ導入するV族原料を、VaからVbに切換える。またこの間に、基板表面に過剰に堆積したVa族元素の基板表面からの脱離が進行する。薄膜原料の供給中断時間 t_2 は、基板表面における過剰のVa族元素が脱離し、その被覆率が1(1分子層)となる時間である。これによって、基板表面は1分子層のVa族元素で完全に覆われることになる。この後、Vb族原料またはIIIb族原料の一方の原料の供給をまず再開し、ついで t_3 時間後、他方の原料の供給を行い、IIIbVb薄膜の成長を開始する。 t_3 時間は、Vb族原料またはIIIb族原料の供給量が、基板表面に1分子層分、またはその整数倍分のVb族元素またはIIIb族元素の形成に要する量に達する時間となるように調整する。また、特に t_3 時間を設げずにIIIb、Vb族原料を同時に供給しても支障は無い。以上の工程を探すことによって、基板へ供給する薄膜成分の急峻な切換えが可能となる。さらにV族原料の切換えが、V族原料を基板に供給しない状態で行われたため、ヘテロ界面での薄膜原料の混在に起因する異常な組成を有する薄膜の成長が抑止される。さらに、供給中断時間 t_2 および一方の薄膜原料の供給時間 t_3 を、上述した手段に従い調整することによって、ヘテロ界面での過剰なV族元素またはIII族元素の堆積が抑制され、極めて急峻で所望の組成比を有する良品質のヘテロ構造薄膜を実現することができる。

【0007】

【実施例】以下に本発明の実施例を挙げ、図面を用いてさらに詳細に説明する。

〈実施例1〉本実施例においては、InP基板上にInGaAsとInPにより構成されるヘテロ構造薄膜の成長方法について説明する。薄膜原料としては、III族原料として固体In、固体Gaを用い、V族原料としては

7

アルシン (AsH_3)、ホスフィン (PH_3) を用いた。図2に、本実施例におけるヘテロ構造薄膜の成長方法に基づいた各種の薄膜原料を基板へ供給するシーケンスの一例を示す。図3は、本実施例で使用したG SMB E (ガスソース分子線エピタキシ) 装置の構成を示す模式図である。なお、図2において従来のG SMB E装置 (図9) と同一の部分は同じ符号で示す。ヘテロ構造薄膜を成長するInP基板6は、真空雰囲気に保持された成長容器9内に設置される。一方、固体In10、固体Ga11は、固体ソース分子線セル4、5内に充填され、任意の温度に加熱し蒸発させた後、InP基板6に供給される。アルシン12を充填したボンベ1およびホスフィン13を充填したボンベ2は、それぞれバルブ1a、バルブ2aを介して、同一のクラッキングセル3へ導入され、任意の温度に加熱し分解した後、 As_2 、 P_2 の形態でInP基板6に供給される。各々の固体ソース分子線セル4、5およびクラッキングセル3には、シャッタ3a、4a、5aが、それぞれ具備されている。図3に示すG SMB E装置を用いて、図2に示す原料供給シーケンスにより、InGaAsとInPのヘテロ構造薄膜の成長を、以下の手順で行った。まず、InGaAs薄膜を、バルブ1a、シャッタ3a、4a、5a、および基板シャッタ7を開け、III族とV族原料を同時に供給し、所定の時間、通常のMBE成長を行った後、シャッタ4a、5aを閉じて、InGaAs薄膜の成長を終了した。その後、InGaAs薄膜の表面を砒素 (As) 面で終端させるため、2秒間、バルブ1a、シャッタ3aおよび基板シャッタ7は開けた状態を保持し、 As_2 のみをInP基板6に過剰に供給した。この後、基板シャッタ7のみを閉じ、一切の薄膜原料のInP基板6への供給を24秒間中断した。この時、同時にバルブ1aを閉じ、バルブ2aを開ける。この中断時間は、本実施例では24秒間としたが、この中断時間内にInGaAs薄膜の表面を覆う過剰のAsの再蒸発を促し、最終的にInP基板6を覆うAsの被覆率が1 (Asの1分子層) となるように調整する。さらに、この時InP基板6の温度を、基板熱源8によって調整し、成長容器9内に残留する炭素 (C) などの残留不純物のInP基板6への付着が、結晶の品質に十分影響を与えない時間となるように調整することが望ましい。また中断時間中は、基板シャッタ7を閉じていることで、成長容器9内に残留する不純物または薄膜成分などのInP基板6への直接入射を防止できる効果がある。さらに、原料供給の中断と同時に、バルブ1aからバルブ2aに切換えることで、バルブ1aからクラッキングセル3の間に残留しているアルシンまたは砒素水素化物などのガスは、シャッタ3aが開いているため、効率良く成長容器9内に排気され、代わりにホスフィンまたは燐水素化物などの燐 (P) を含むガスで充填される。もちろん、この時基板シャッタ7を開けた状態でシャッタ3aのみを閉じた

状態、もしくはその両方を閉じた状態でバルブ 1 a からバルブ 2 a に切換えを行っても支障はない。この原料供給の中止後、基板シャッタ 7 を再び開けることによって、InP 基板 6 には P₂ のみが供給されることになる。この後、2 秒間、InP 基板 6 の表面を燐で覆う目的で P₂ を InP 基板 6 に供給し、この後、シャッタ 4 a を開け InGaAs 薄膜とヘテロ構造を形成する InP 薄膜の成長を開始する。P₂ の供給時間は、本実施例では 2 秒としているが、燐が InP 基板 6 上に 1 分子層または 1 分子層の整数倍を形成するのに要する P₂ 量の供給時間となるように調整することが望ましい。

【0008】〈実施例2〉図4に、本実施例でヘテロ構造薄膜の成長を行った原料供給シーケンスを示す。ヘテロ界面におけるInP基板6への薄膜原料の供給を中断する工程までは、上記実施例1と同一の工程を採用了。この後、シャッタ4a、および基板シャッタ7を開けることで、InP基板6にInとP₂を同時に供給し、InGaAs薄膜とヘテロ構造を形成するInP薄膜の成長を開始して、実施例1と同様にヘテロ構造薄膜の成長を行った。

【0009】〈実施例3〉図5に、本実施例でヘテロ構造薄膜の成長を行った原料供給シーケンスを示す。ヘテロ界面におけるInP基板6への薄膜原料の供給を中断する工程までは、実施例1と同一の工程を採用した。この後、シャッタ3aを閉じ、シャッタ4aおよび基板シャッタ7を開け、Inを1.6秒間、InP基板6に供給した。このInの供給時間1.6秒は、InがInP基板6上に、1分子層形成するのに要するIn量の供給時間である。なお、本実施例では、1分子層分のIn量

の供給時間を探っているが、1分子層の整数倍分のIn量の供給時間としても差し支えない。この後、シャッタ3aを開け、P₂とInを、InP基板6に同時に供給し、InGaAs薄膜とヘテロ構造を形成するInP薄膜の成長を開始して、実施例1と同様にヘテロ構造薄膜の成長を行った。以上本発明の実施例によれば、ヘテロ界面においてAs₂とP₂とが完全に分離して供給されるため、ヘテロ界面には、例えばInGaAsP、InAsPまたはInAsなどの薄膜が形成されることなく、予想のH结构へ直接成長する構造薄膜

く、所望のV族-III族比を持つ急峻なヘテロ構造薄膜を得ることができた。図6に、実施例1に基づいてInP基板上に成長したInGaAsとInPからなるヘテロ構造薄膜において、InPのみを塩酸系エッチャントで選択除去し、InGaAs界面の元素をオージェ電子分光法で測定した結果を示す。In、Ga、As以外の元素の存在を示すオージェスペクトルは全く見られず、従来、問題となっていた磷(P)を含む異常な組成の薄膜が存在しないことを示している。また、図7に、同じヘテロ構造薄膜を2結晶X線回折法で測定した結果を示す。InGaAs薄膜からの回折スペクトルは、InP基板からのX線回折スペクトルと同等の回折強度および

半値幅 (2θ) が得られた。図8に、上記実施例に基づいて成長した量子井戸幅が 25 \AA の InGaAs/InP 量子井戸を、液体窒素温度に冷却してフォト ルミネッセンス法で測定した結果を示す。得られたフォト ルミネッセンス スペクトルは、その半値幅 (2θ) が、従来方法にしたがって成長させた同一構造の量子井戸からのフォト ルミネッセンス スペクトルよりも明らかに低減しており、シャープな波形が得られている。以上説明した本発明のヘテロ構造薄膜の成長方法を用いれば、結晶性、組成比共に良品質で、急峻な界面を有するヘテロ構造薄膜を容易に実現できることが明白であり、急峻なヘテロ界面が要求される超格子デバイス、例えばHBTの作製に極めて有効である。なお、上記本発明のヘテロ構造薄膜の成長方法において、アルシン、ホスフィンを、同一のクラッキングセルを用いて成長容器内の基板に供給する方法について説明したが、それぞれ個別にクラッキングセルを用いても同様の効果が得られることは言うまでもない。また、上記実施例では説明上、特に InGaAs と InP からなるヘテロ構造薄膜について説明したが、他の材料系、例えばIII-V族半導体であれば GaAs と InGaP 、II-V族半導体であれば ZnS と ZnSe 等の他の構成のヘテロ構造薄膜の成長においても、もちろん適用可能であり、本発明と同様の効果が得られることを確認している。

【0010】

【発明の効果】以上詳細に説明したように、本発明のヘテロ構造薄膜の成長方法によれば、特別な手法、手段を用いることなく、良品質で、急峻なヘテロ界面を有するヘテロ構造薄膜を容易に実現することが可能であり、特に急峻なヘテロ界面が要求される超格子デバイス、例えばHBT等の高性能デバイスの作製が極めて容易となる。

【図面の簡単な説明】

【図1】本発明のヘテロ構造薄膜の成長における原料供給シーケンスの原理図。

【図2】本発明の実施例1のヘテロ構造薄膜の成長に用いた原料供給シーケンス図。

【図3】本発明の実施例1のヘテロ構造薄膜の成長に用いたGSMBE装置の構成を示す模式図。

* 【図4】本発明の実施例2のヘテロ構造薄膜の成長に用いた原料供給シーケンス図。

【図5】本発明の実施例3のヘテロ構造薄膜の成長に用いた原料供給シーケンス図。

【図6】本発明の実施例1で成長した InGaAs/InP ヘテロ構造薄膜のオージェ電子分析結果を示す図。

【図7】本発明の実施例1で成長した InGaAs/InP ヘテロ構造薄膜の2結晶X線回折測定結果を示す図。

10 【図8】本発明の実施例1で成長した InGaAs/InP 量子井戸構造のヘテロ薄膜の液体窒素温度におけるフォト ルミネッセンス測定結果を示す図。

【図9】従来のGSMBE装置の構成を示す模式図。

【図10】従来方法で成長した InGaAs/InP ヘテロ構造薄膜のオージェ電子分析結果を示す図。

【図11】従来方法で成長した InGaAs/InP ヘテロ構造薄膜の2結晶X線回折測定結果を示す図。

【図12】従来方法で成長した InGaAs/InP 量子井戸構造のヘテロ薄膜の液体窒素温度におけるフォト ルミネッセンス測定結果を示す図。

【符号の説明】

1、2、20、21…ポンベ

1a、2a…バルブ

3…クラッキングセル

3a、4a、5a…シャッタ

4、5…固体ソース分子線セル

6… InP 基板

7…基板シャッタ

8…基板熱源

30 9…成長容器

10…固体 In

11…固体 Ga

12…アルシン

13…ホスフィン

22…固体IIIa

23…固体IIIb

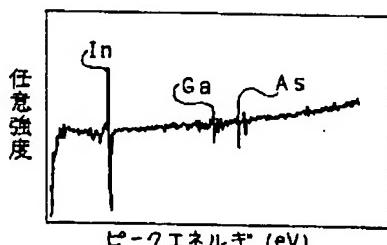
24…基板

25…Va族原料

26…Vb族原料

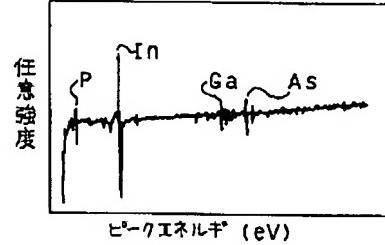
【図6】

図6



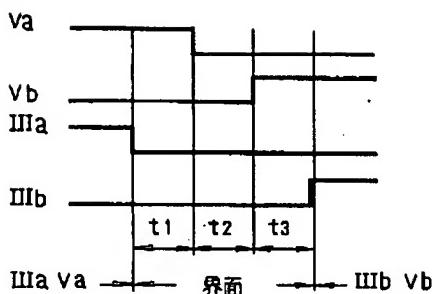
【図10】

図10



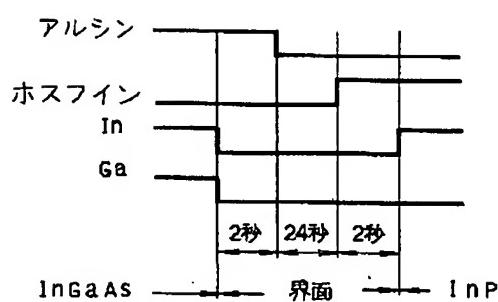
【図1】

図1



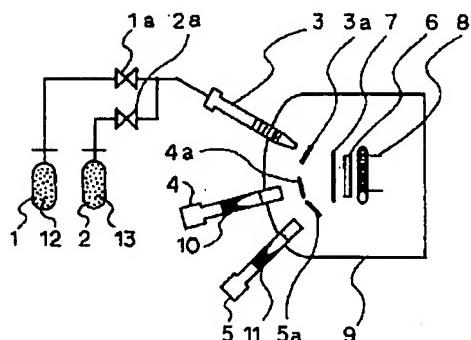
【図2】

図2



【図3】

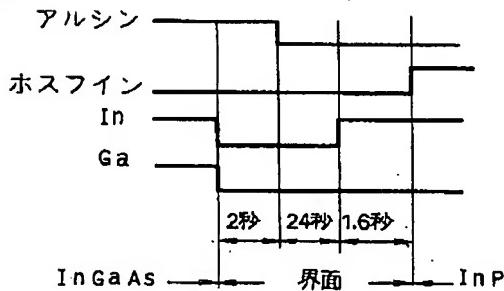
図3



- 1, 2---ボンベ
1a, 2a---バルブ
3a, 4a, 5a---シャッタ
4, 5---固体ソース分子線セル
6---InP基板
7---基板シャッタ
8---基板熱源
9---成長容器
10---固体In
11---固体Ga
12---アルシン
13---ホスфин

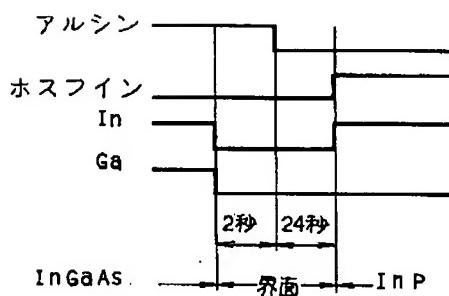
【図5】

図5



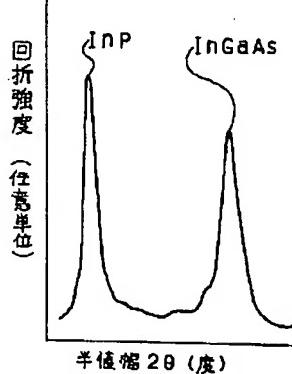
【図4】

図4



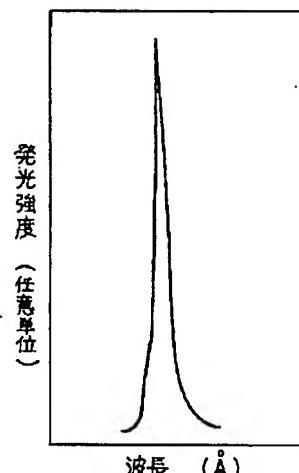
【図7】

図7



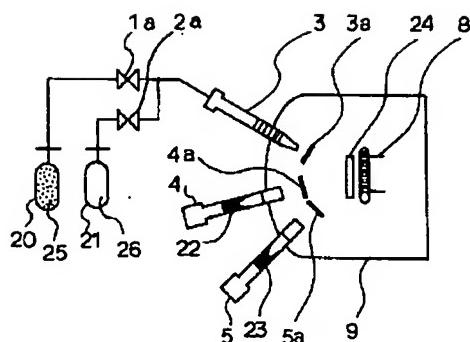
【図8】

図8



【図9】

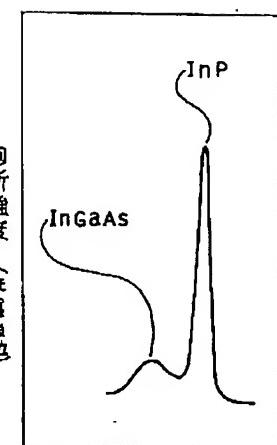
図9



- | | |
|-------------------------|-------------|
| 1a,2a---パルプ | 9 ---成長容器 |
| 3---クラッキングセル | 20,21---ポンベ |
| 3a,4a,5a---シャッタ | 22---固体Ⅲa |
| 4,5---固体ソース分離セル | 23---固体Ⅲb |
| 8---基板壜添 | 24---基板 |
| 25---V _a 族原料 | |
| 26---V _b 族原料 | |

【図11】

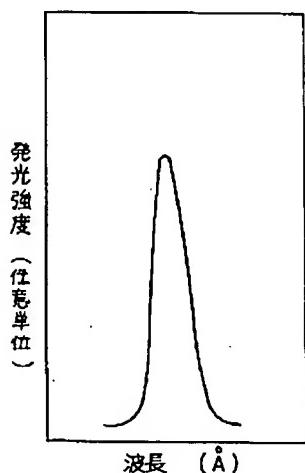
図11



半価幅 2θ (度)

【図12】

図12



フロントページの続き

(72)発明者 佐藤 浩美
 東京都国分寺市東恋ヶ窪1丁目280番地
 株式会社日立製作所中央研究所内

(72)発明者 大内 潔
 東京都国分寺市東恋ヶ窪1丁目280番地
 株式会社日立製作所中央研究所内